000001\_00000\_00001\_0000001111101000 ADDI R0 R1 1000

000001\_00000\_00010\_0000010010110000 ADDI R0 R2 1200

000000\_00000\_00000\_00111\_00000000000 ADD R0 R0 R7

000000\_00000\_00000\_01000\_00000000000 ADD R0 R0 R8

000000\_00000\_00000\_01001\_00000000000 ADD R0 R0 R9

000000\_00000\_00000\_01010\_00000000000 ADD R0 R0 R10

000001\_00000\_01011\_0000000000110010 ADDI R0 R11 50

000001\_00000\_01100\_0000000000100000 ADDI R0 R12 32

001111\_01010\_01011\_0000000000001101 BEQ R10 R11 13

001100\_00001\_00011\_0000000000000000 LDW R1 R3

001100\_00010\_00100\_0000000000000000 LDW R2 R4

000010\_00011\_00100\_00101\_00000000000 SUB R3 R4 R5

001001\_00101\_00110\_0000000000000001 ANDI R5 R6 1

001110\_00110\_00000\_0000000000000010 BZ R6 *R0* 2

000001\_00111\_00111\_0000000000000001 ADDI R7 R7 1

000000\_01000\_00011\_01000\_00000000000 ADD R8 R3 R8

000000\_01001\_00100\_01001\_00000000000 ADD R9 R4 R9

000001\_00001\_00001\_0000000000000100 ADDI R1 R1 4

000001\_00010\_00010\_0000000000000100 ADDI R2 R2 4

000001\_01010\_01010\_0000000000000001 ADDI R10 R10 1

010000\_01100\_00000\_0000000000000000 JR R12

001101\_00000\_00111\_0000010101111000 STW

001101\_00000\_01000\_0000010101111100 STW

001101\_00000\_01001\_0000010110000000 STW

HALT

Op rs rt rd – op rs rt imm

ADDI R0 R1 1000

ADDI R0 R2 1200

ADD R0 R0 R7

ADD R0 R0 R8

ADD R0 R0 R9

ADD R0 R0 R10

ADDI R0 R11 50

ADDI R0 R12 32

BEQ R10 R11 13

LDW R1 R3

LDW R2 R4

SUB R3 R4 R5

ANDI R5 R6 1

BZ R6 *R0* 2

ADDI R7 R7 1

ADD R8 R3 R8

ADD R9 R4 R9

ADDI R1 R1 4

ADDI R2 R2 4

ADDI R10 R10 1

JR R12

STW

STW

STW

HALT